



دانشگاه زنجان

دانشکده مهندسی

گروه برق

پایان نامه کارشناسی

مهندسی برق الکترونیک

پیاده سازی کنترلر PID بر روی FPGA برای کنترل سرعت موتور DC

استاد محترم راهنما :

دکتر اصغر طاهری

نگارش:

مهدی نجفی، ۸۸۴۴۲۱۸۰

شهریور ماه ۹۲

شکست را غیر ممکن میدانم. تا زمانی که پشتکار دارم ، موفقیت از آن من است...



فهرست مطالب

مقدمه.....ح

فصل اول : FPGA و کنترلر PID

۱-۱- مقدمه.....۲

۱-۲- انواع مدارهای منطقی برنامه پذیر.....۵

۱-۳- ساختار FPGA.....۶

۱-۴- سوئیچ های قابل برنامه ریزی CPLD و FPGA.....۷

۱-۴-۱- ترانزیستور سوئیچ قابل برنامه ریزی با گیت شناور.....۸

۱-۴-۲- سوئیچ قابل برنامه ریزی با حافظه SRAM.....۸

۱-۴-۳- سوئیچ قابل برنامه ریزی آنتی فیوز.....۹

۱-۵- روش طراحی سیستم های دیجیتال با FPGA.....۱۰

۱-۶- موتور DC.....۱۳

۱-۶-۱- مدل ریاضی موتور DC.....۱۳

۱-۶-۲- مدل تقریبی مرتبه اول معادل برای تابع تبدیل موتور DC.....۱۵

۱-۶-۳- پارامترهای مدل تقریبی مرتبه اول موتور و ارتباطشان با پاسخ پله حلقه باز سیستم.....۱۶

۱-۷- کنترلر PID.....۱۶

۱-۷-۱- عملگر نسبی Proportional و تاثیر آن بر روی پاسخ پله حلقه بسته سیستم.....۱۸

۱-۷-۲- عملگر انتگرالی Integral و تاثیر آن بر روی پاسخ پله حلقه بسته سیستم.....۱۹

۱-۷-۳- عملگر مشتقی Derivative و تاثیر آن بر روی پاسخ پله حلقه بسته سیستم.....۱۹

۱-۷-۴- جایگزینی عملگر مشتقی با یک فیلتر پایین گذر.....۲۰

فصل دوم : روش های تنظیم پارامترهای کنترلر برای کنترل مناسب سرعت موتور.

۱-۲- روش Ziegler-Nichols مقدماتی.....۲۳

۲-۲- روش Ziegler-Nichols تعمیم یافته.....۲۴

۳-۲- روش Chien-Hrones-Reswick (CHR).....۲۸

فصل سوم: دیجیتال سازی سیستم حلقه بسته (موتور و کنترلر) و پیاده سازی بر روی FPGA.

- ۴-۲- روش Cohen-Coon ۲۹
- ۵-۲- روش های بدست آوردن پارامترهای مدل تقریبی مرتبه اول برای موتور (k,L,T) ۳۰
- ۱-۵-۲- پاسخ فرکانسی ۳۰
- ۲-۵-۲- تابع تبدیل ۳۱
- ۱-۳- روش های گسسته سازی یک فرایند پیوسته ۳۴
- ۲-۳- روش Zero-Order Hold ۳۴
- ۳-۳- روش First-Order Hold ۳۶
- ۴-۳- روش Tustin ۳۷

فصل چهارم: نتایج شبیه سازی با نرم افزار MATLAB و Quartus II

- ۱-۴- مقایسه پاسخ پله و پاسخ فرکانسی موتور DC ۴۰
- ۲-۴- پارامترهای مدل مرتبه اول موتور (k,L,T) ۴۱
- ۳-۴- بررسی جداگانه اثرات عملگرهای نسبی - انتگرالی - مشتقی بر روی پاسخ پله سیستم حلقه بسته ۴۱
- ۴-۴- اثر جایگزین کردن عملگر مشتق با یک فیلتر پایین گذر و اختصاص مقدار مناسب برای N ۴۶
- ۵-۴- پاسخ پله حلقه بسته برای روش Ziegler-Nichols مقدماتی ۴۹
- ۶-۴- پاسخ پله حلقه بسته برای روش Chien-Hrones-Reswick (CHR) ۵۱
- ۷-۴- پاسخ پله حلقه بسته برای روش Cohen-Coon ۵۳
- ۸-۴- مقایسه نتایج بدست آمده از روش های فوق و استخراج روش مناسب ۵۴
- ۹-۴- نتایج MATLAB برای روش های گسسته سازی سیستم ۵۵
- ۱-۹-۴- روش Tustin ۵۵
- ۲-۹-۴- روش Zero-Order Hold (ZOH) ۵۶
- ۳-۹-۴- روش First-Order Hold (FOH) ۵۷
- ۱۰-۴- مقایسه نتایج بدست آمده و استخراج روش مناسب ۵۸
- ۱۱-۴- تابع تبدیل گسسته شده سیستم حلقه بسته و استخراج رابطه بازگشتی خروجی ۵۹

کتابخانه نامه کارسناسی

فصل اول

FPGA و کنترلر PID

۱-۱- مقدمه :

امروزه علاوه بر مدارهای مجتمع (IC) استاندارد، مدارهای مجتمع خاص که ASIC نام دارند نیز بر اساس نیاز مشتری ساخته می شود. ملی ساخت این نوع مدارها با تولید کم، بسیار گران تمام می شود. برای حل این مسئله و ساخت نمونه آزمایشگاهی و تولید کم، مدارهای نیمه ساخته شده با آرایه ای از گیت ها به بازار عرضه شد. به این ترتیب طراحی مدارهای مجتمع خاص (ASIC) با آرایه ای از گیت ها متداول گشت که با ابزارهای برنامه ریزی CAD گیت ها را در عرض چند ثانیه به هم متصل می کنند، این نوع مدارها را، مدارهای قابل برنامه ریزی می نامند. اولین مدارهای منطقی قابل برنامه ریزی PLA نامیده شدند و بعد از آن مدارهای قابل برنامه ریزی PAL و PLD نیز به بازار عرضه شدند و بالاخره مدارهای پیچیده تر قابل برنامه ریزی CPLD به بازار آمدند.

یک نوع مدار مجتمع قابل برنامه ریزی که اخیراً به دنیا عرضه شده FPGA نامیده می شود. FPGA یک مدار مجتمع قابل برنامه ریزی توسط کاربر، با ظرفیت حدود ۲۰۰۰۰ تا حدود میلیون گیت می باشد و با تکنولوژی CMOS ساخته شده است. شکل (۱-۱) نمونه هایی از مدارهای قابل برنامه ریزی FPGA و CPLD را نشان می دهد.



شکل (۱-۱) نمونه هایی از مدارهای مجتمع FPGA و CPLD.


```

1 library ieee;
2 use ieee.std_logic_1164.all;
3 entity counter_int is
4     port (clk:in std_logic;
5           count:out Integer range 0 to 255);
6 end counter_int;
7 architecture behavioral of counter_int is
8     begin
9     counter:process(clk)
10        variable cnt:Integer range 0 to 255;    --(1)
11        begin
12            if (clk'event AND clk='1')then
13                cnt:=cnt+1;                      --(2)
14            end if;
15            count<=cnt;
16        end process;
17 end;|

```

شکل (۱-۲-ب) نمونه ای از برنامه VHDL برای توصیف یک کنتور.

شکل (۱-۲-ب) نمونه ای از برنامه VHDL است که یک کنتور را توصیف می کند. به عبارت دیگر طرز

کار کنتور مذکور و ورودی خروجی های آن را با زبان توصیف سخت افزار VHDL توصیف می کند که قابل تفسیر برای مهندسين و همچنين ابزارهای برنامه ریزی FPGA می باشد.

در این پروژه قصد داریم کنترل سرعت موتور DC که با یک کنترلر PID انجام شود را بر روی FPGA پیاده سازی کنیم. در واقع کنترل موتور DC را با یک سیستم دیجیتال در دست بگیریم.

که اینکار موجب افزایش دقت اندازه گیری ها و در نتیجه دستیابی به یک سیستم بهینه و مناسب کنترلی می شود. [۱]

۱-۲-انواع مدارهای منطقی برنامه پذیر :

در گذشته طراحی سیستم های دیجیتال با مجموعه ای از گیت ها و IC های استاندارد انجام می شد. ولی امروزه طراحی این سیستم ها، با استفاده از مدارهای منطقی برنامه پذیر، تغییرات زیادی نموده است. این مدارها با ظرفیتی حدود ۱۰۰ تا چند هزار گیت در یک مدار مجتمع VLSI قرار دارند.

۱. Very Large Scale Integrated Circuits

دانشجویان محترم:

جهت دسترسی به متن کامل پایان نامه‌ها به کتابخانه دانشکده مهندسی و یا آزمایشگاه پروژه گروه برق مراجعه فرمایید.

نتیجه گیری :

این پروژه همانطور که بیان شد ، به منظور کنترل سرعت موتور DC با استفاده از کنترلر PID و از طریق FPGA انجام شد . در بیان روش های تنظیم کنترلر چندین روش بیان شد ، اما قابل ذکر است که روش های متنوع دیگری هم وجود دارد که می توان با توجه به سیستمی که در دست داریم ، بهترین روش را انتخاب کرد . از اینرو پیشنهاداتی برای ادامه این پروژه در انتهای این نتیجه گیری بیان خواهیم کرد .

این سیستم دیجیتالی شده ، یک گزینه خوب عملی می باشد که با داشتن یک سیستم واقعی ، نوعا موتور DC ، می توان به صورت واقعی اجرا کرد و عملکرد آن را مورد بررسی قرار داد . البته اینکار به علت تفاوت

هایی که بین عمل و تئوری وجود دارد ، با مشکلاتی مواجه خواهد شد که در نوع خود می تواند یک موضوع خوب برای تحقیق و بررسی و آزمایش را در اختیار علاقه مندان به این زمینه قرار دهد .

پیشنهادات :

۱- جایگزین کردن کنترلر PID با الگوریتم های کنترلی دیگر مثل کنترل فازی و

۲- تحقیق بر روی روش های دیگر تنظیم پارامترهای کنترلر

۳- اجرای پروژه بر روی سیستم های دیگر که پیچیده تر از موتور DC بوده و نیاز به دقت بیشتر در

تنظیم سیستم کنترلی برای داشتن پاسخ مناسب ، می باشد .

۴- اجرای عملی پروژه بر روی یک سیستم واقعی .

